

## PRESS RELEASE

各位

2011年9月20日

会社名 サイバネットシステム株式会社  
 代表者の役職氏名 代表取締役社長 田中邦明  
 (東証第一部 コード番号: 4312)  
 お問い合わせ先 広報室室長 高橋宏  
 電話番号 03-5297-3066

## 電子・電気回路設計システム「OrCAD シリーズ」 新バージョンリリースのお知らせ

**多層・高密度、高速基板設計に必要な機能を大幅に拡充し、  
さらに強力な回路設計～基板設計環境を提供します**

サイバネットシステム株式会社(本社:東京都、代表取締役社長:田中 邦明、以下「サイバネット」)は、Cadence Design Systems, Inc.(本社:米国カリフォルニア州、以下「ケイデンス社」)が開発し、サイバネットが販売・サポートする電子・電気回路設計システム「Cadence® OrCAD®(オアキャド)シリーズ」の新バージョン「OrCAD R16.5」の提供を、2011年10月3日から開始することをお知らせいたします。

OrCAD シリーズは、回路図エントリーから回路シミュレーション、回路の最適化と信頼性評価、プリント基板設計やシグナルインテグリティ解析・評価(※1)までを完全に網羅する、回路設計者向けのトータルソリューションです。直感的なユーザーインターフェイスで複雑な回路もスムーズに入力可能な「OrCAD Capture (オアキャド キャプチャ)」、アナログ/デジタル混在回路を解析し、回路の信頼性向上を実現する「PSpice A/D (ピースパイ スエーディ)」、プリント基板レイアウト設計「OrCAD PCB Editor (オアキャド ピーシービー エディタ)」や回路設計者が簡単に伝送線路解析を行うことができる「OrCAD PCB SI (オアキャド ピーシービー エスアイ)」など、回路設計業務に欠かせない様々な機能を網羅したシリーズです。

新バージョン OrCAD 16.5 では、プリント基板レイアウトパッケージの構成を変更するとともに、大幅な機能拡充を実現しました。主要製品である「OrCAD PCB Designer Professional」には、回路/基板設計機能、伝送線路解析、自動配線機能といった、プリント基板設計に必要な全ての機能が集約され、より高効率な設計を行うことができます。

### OrCAD 16.5 での改良点・新製品構成

#### OrCAD 16.5 での拡充機能

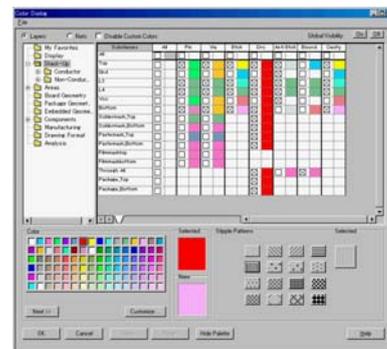
今回のバージョンアップではツールの機能アップとともに製品構成を大きく変更しました。これにより、ユーザは単にこれまで以上の機能を使えるようになるだけでなく、業務内容の変化に応じて選択できるパッケージ製品の幅が広がります。

#### OrCAD PCB Designer Standard

OrCAD16.3 にあったデータベース制約を解除したことで、層数が4層から256層へ、部品数が無制限になるなど、多層・高密度のプリント基板設計に対応可能なパッケージ製品となりました。

OrCAD 16.5 に共通の GUI 環境の機能アップにも対応しています。

- ・ ステップル・パターンの採用
- ・ ダイナミックレイヤー表示 (3D ビューア)
- ・ ステータス・バーの改良
- ・ データ・チップの改良
- ・ カラービューの改良



ステップルパターンを含む  
新しいカラーパレット

## PRESS RELEASE

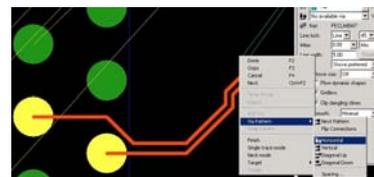
### OrCAD PCB Designer Professional

プリント基板設計の基本機能に加え、効率的に実行するための様々な機能や高速基板設計に対応するための基本機能を搭載した上位版パッケージです。

#### デファレンシャル・ペア

ペア配線のための基本ルール設定とインタラクティブ配線機能を搭載することにより設計効率と品質を高めます。

- ・ 半自動ペア配線設定
- ・ ペア配線デザインルールチェック (DRC)
- ・ ペア・インタラクティブ配線



DRC を考慮したデファレンシャル・ペア配線

#### リプリケーション

デザインテンプレートによる配置配線の再現反復機能です。決まった回路ブロックが複数存在する設計で効果を発揮します。



テンプレート機能を利用したリプリケーション配置配線

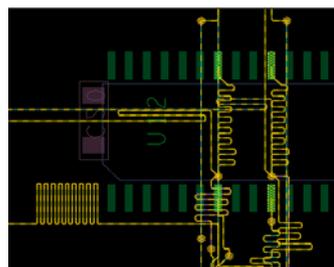
#### 配置アプリケーションモード

部品配置を効率的に行うためのアプリケーションモードです。

- ・ ワンクリックによる部品移動
- ・ 部品配置オプション・タブ
- ・ 配置コマンド用ポップアップ GUI

#### 領域別設計ルール指定

ネット/ビアに対する領域別の設計ルールが設定可能です。



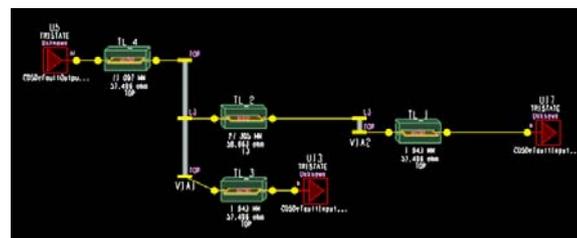
配線チューニング機能によるミランダ配線の生成

#### インタラクティブ配線チューニング

配線遅延をコントロールするための配線遅延パターン作成機能です。今まで面倒だった配線パターンの作成を効率化します。

### OrCAD Signal Explorer

シグナルインテグリティ解析のプリ/ポスト・トポロジー解析を実行できる環境を PCB Editor にバンドルしました。



PCBより抽出した解析用伝送線路トポロジー

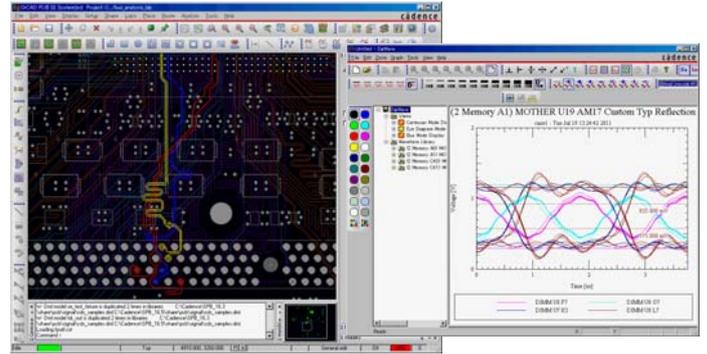
#### Windows 7 サポート

OrCAD 16.5 では Windows7 (32 ビット、64 ビット) をサポートします。

## PRESS RELEASE

### OrCAD PCB SI

Signal Explorer の機能をパフォーマンスレベルまで拡張するとともにPCB Designerとの組み合わせにより解析エンジンを統合することができます。これによりボードレベルのSI解析が可能となります。



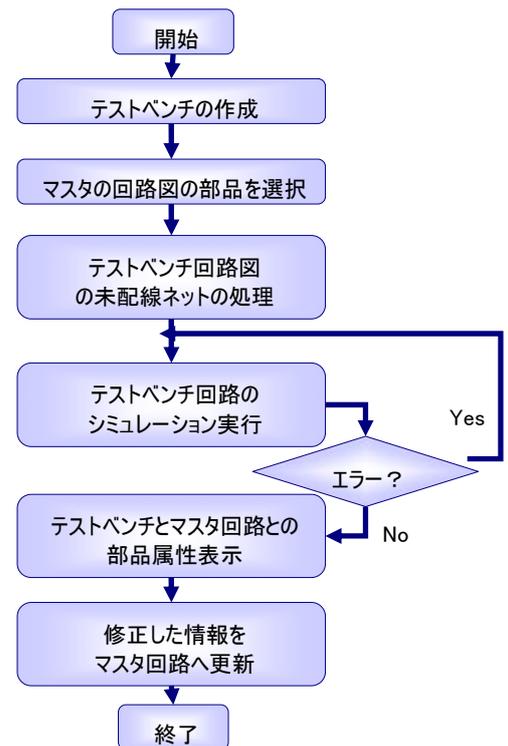
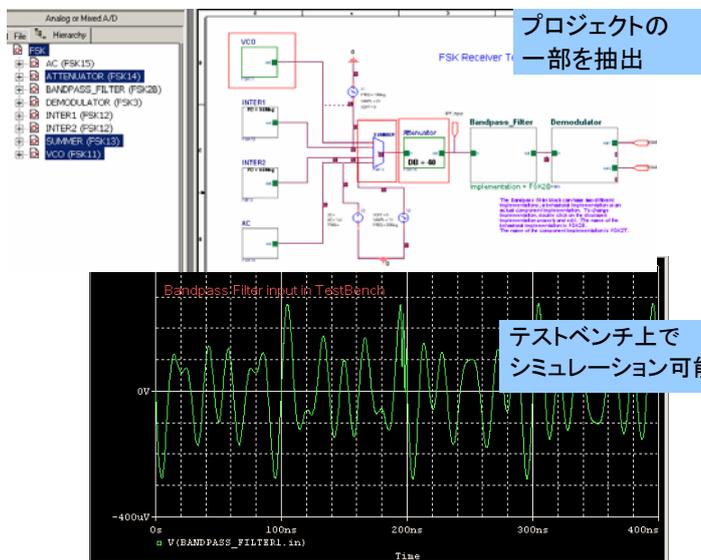
PCB Designer と OrCAD PCB SI  
を組み合わせたSI解析

### OrCAD CaptureCIS/PSpice

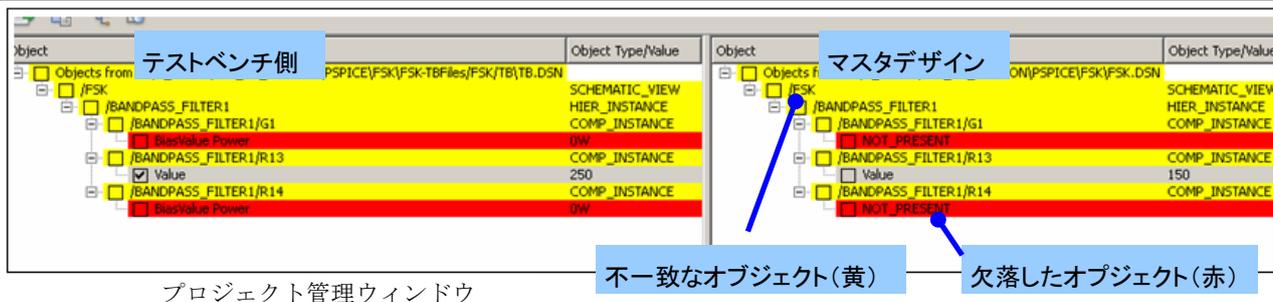
OrCAD 16.5には、テストベンチという機能が追加され、新規の回路設計を行うとき、従来プロジェクト（マスタ）の回路図の一部を抽出しシミュレーションできるようになりました。マスタのデザインとテストベンチのデザインとの間で、回路上で変更・追加された情報の比較ができ、マスタデザインへのアップデートが容易にできるようになりました。

#### テストベンチ

- ・ テストベンチのプロジェクトを生成し、マスタのシミュレーションプロファイルを継承できます
- ・ テストベンチの起動は、マスタ回路、プロジェクト、既存のテストベンチから行えます
- ・ フローティングネットを自動識別する機能があります。
- ・ 差分と統合の管理ウィンドウからテストベンチ上の変更点をマスタ回路へと更新できます。



## PRESS RELEASE



プロジェクト管理ウィンドウ

不一致なオブジェクト (黄)

欠落したオブジェクト (赤)

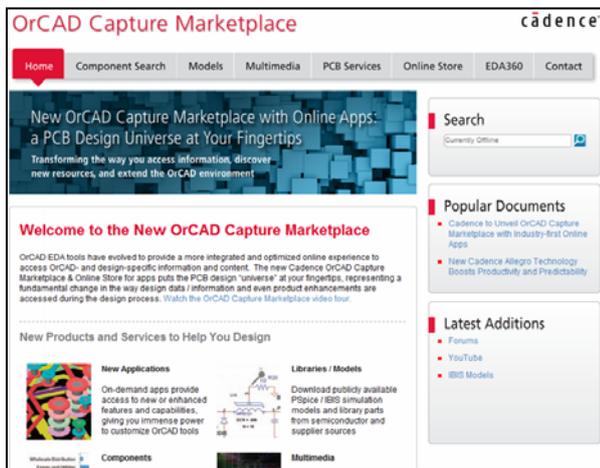
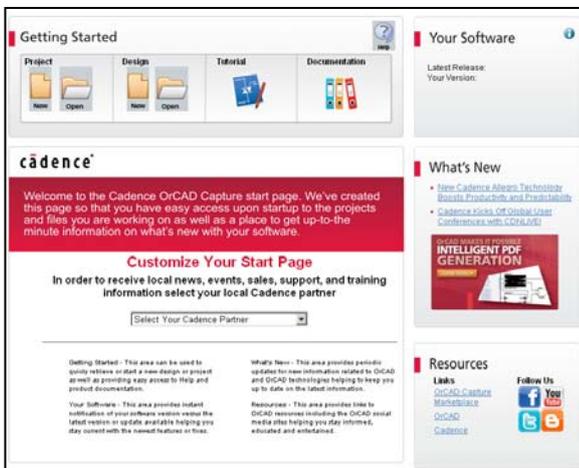
## 新しくリリースするパッケージ製品 構成表

OrCAD 16.5 のパッケージ製品は、下記のような構成となります。

	OrCAD PCB Designer Standard	OrCAD PCB Designer Professional	OrCAD PCB Designer Professional w/PSpice
回路図入力	●	●	●
AD混在解析 (PSpice AD)		オプション	●
アドバンス回路解析 (定数最適化・信頼性評価 PSpice AAO)		オプション	オプション
基板設計	●	●	●
デファルト/パネル・ペア		●	●
コンストレイント/リアン設計		●	●
製造用アウトプット	●	●	●
3D可視化	●	●	●
シグナルインテグリティ解析		●	●
自動経路		●	●
256層自動経路		オプション	オプション

## OrCAD Capture Start Page / OrCAD Capture Marketplace

OrCAD 16.5 では、OrCAD Capture の起動時に OrCAD Capture Start Page という OrCAD 製品ポータルサイトが表示されます。このポータル内にある OrCAD Capture Marketplace では、OrCAD 製品全般に関する技術情報が提供されており、アプリケーション事例やシミュレーションモデル、フットプリントライブラリをその場で検索し、設計に反映することが可能となります。代理店選択タブにて「Cybernet Systems」を選択すると、日本国内のセミナーやトレーニング、技術サポート情報を閲覧いただけるようになります。



## PRESS RELEASE

### 価格・詳細

価格につきましては、下記お問合せ先までご連絡ください。

#### OrCAD 16.5 のインストールプログラムのご提供について

保守契約にご加入中のユーザー様には：2011年10月3日(月)より弊社技術サポートシステムから Web ダウンロードで提供いたします。

R16.5 の詳細については、10月3日(月)より下記 Web サイトへ公開いたします。

<http://www.cybernet.co.jp/orcad/technical/release/>

#### 注釈

※1：シグナルインテグリティ解析：デジタル信号の品質が保たれているかどうかをシミュレーションする技術。信号線を通じたデジタル信号の波形にひずみがあると、信号を受け取った LSI などの動作不良を起こすことなどがある。こうしたリスクは、設計初期の段階でシミュレーションを利用して減らしておくことが望ましい。

#### ケイデンス社について

Cadence Design Systems, Inc.は、電子設計のイノベーションで世界をリードする企業として、ますます複雑化する半導体やシステム設計における課題を克服するための革新的なテクノロジー、およびソリューションを提供しています。

ケイデンス社のソリューションは、開発効率を向上させ、高性能なエレクトロニクス製品を短期間に市場に投入することで、お客様のビジネスを支援します。ケイデンス社のソリューションのうち、回路・基板設計／解析ソフトウェア群としては、OrCAD の他に Allegro (アレグロ) などの製品群があり、サイバネットでも販売・サポートを行っています。詳細は下記 Web サイトをご覧ください。

<http://www.cadence.co.jp/>

#### サイバネットについて

サイバネットシステム株式会社は、科学技術計算分野、特に CAE (※) 関連の多岐にわたる先進的なソフトウェアソリューションサービスの提供を行っております。

電気機器、輸送用機器、機械、精密機器、医療、教育・研究機関など様々な業種及び適用分野におけるソフトウェア、教育サービス、技術サポート、コンサルティング等を提供しております。構造解析、音響解析、機構解析、制御系解析、通信システム解析、信号処理、光学設計、照明解析、電子回路設計、汎用可視化処理、医用画像処理など多様かつ世界的レベルの CAE ソフトウェアを取扱い、様々な顧客ニーズに対応しております。

また、ビジネスプロセスの効率化を実現する各種ソフトウェアの提供や、個人情報や秘密情報などの漏洩・不正アクセス対策、データのアーカイブと保護、認証強化などでクライアント PC・サーバのセキュリティレベルを向上させる IT ソリューションの提供をしております。

サイバネットシステム株式会社に関する詳しい情報については、下記 Web サイトをご覧ください。

<http://www.cybernet.co.jp/>

※CAE (Computer Aided Engineering)：「ものづくり」における研究・開発時に、従来行われていた試作品によるテストや実験をコンピュータ上の試作品でシミュレーションし分析する技術。試作や実験の回数を劇的に減らすと共に、様々な問題をもれなく多方面に亘って予想・解決し、試作実験による廃材を激減させる環境に配慮した「ものづくり」の実現に貢献する。

本件に関するお問い合わせ サイバネットシステム株式会社

- 内容について  
EDA 事業部 EDA ソリューション部／柳澤  
TEL：03-5297-3324 E-MAIL：eda@cybernet.co.jp

- 報道の方は  
広報室／渡辺  
TEL：03-5297-3066 E-MAIL：irquery@cybernet.co.jp