

生産の歩留まりを良くしてエコしよう！

～設計段階での製造性確認の意義～

2009年6月

サイバネットシステム株式会社 EDAエンジニアリング室

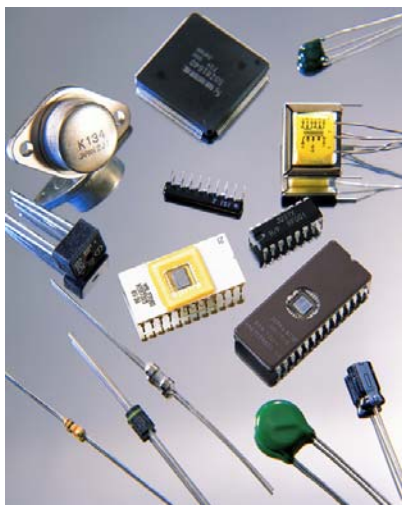
北嶋 和美 / 山中 美里

pcbdesign@cybernet.co.jp

つくる情熱を、支える情熱。

CYBERNET

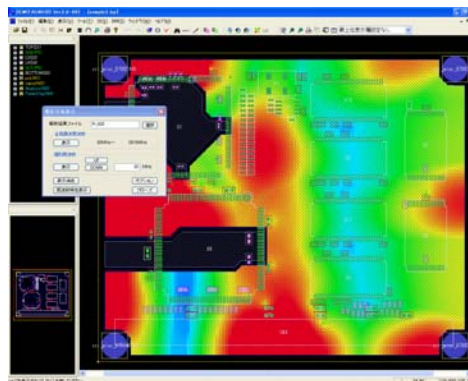
電子機器開発に於ける環境対策



RoHS

環境対策デバイス
Etc..

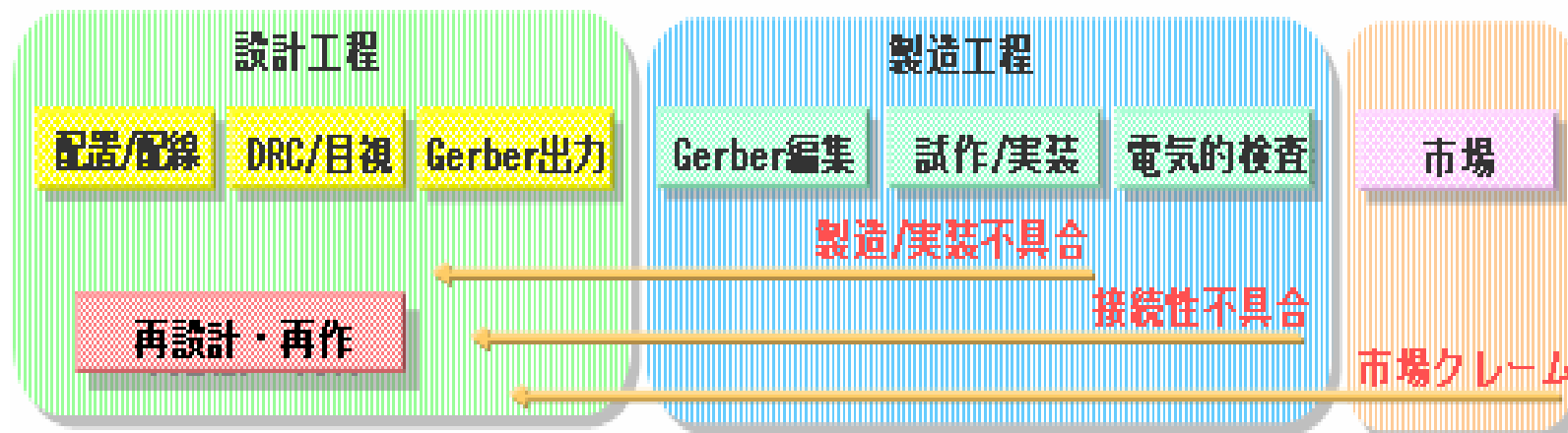
試作削減
デバイス削減
Etc..



ISO14001

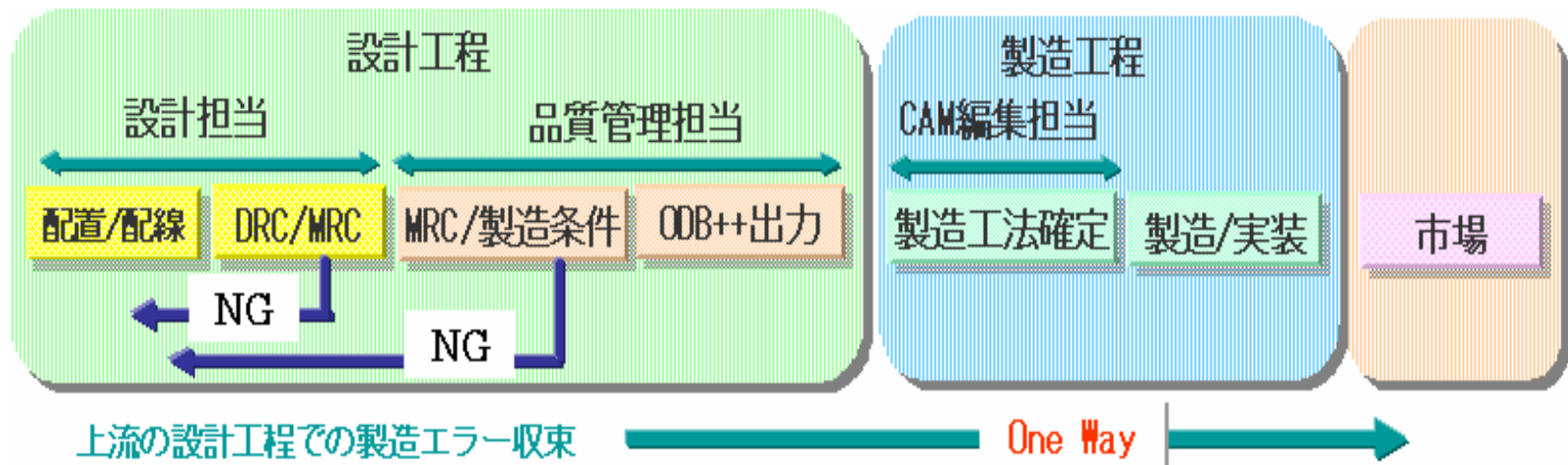
環境対策材料
Etc..

- Gerber編集作業によるCADデータとの不一致
- 接続性不良による不具合
- 実装不良による不具合
- 製造性を考慮していない為に起こる不具合



Enterprise3000を活用したプロセス

- CADデータと製造データ的一致
- 設計段階での部品実装性チェック
- 基板製造データでの接続性チェック
- 基板製造性のチェック



400を超える豊富なチェック項目

製造解析

- ドリル解析
- 信号層解析
- 電源グランド解析
- ソルダマスク解析
- シルクスクリーン解析
- プロファイル解析
- ドリルサマリー
- ボードドリル解析
- ドリルに対するパッド
- サーフェース解析

実装解析

- フィデューシャル解析
- 部品解析
- パッドスタック解析
- テストポイント解析
- ソルダペースト解析
- ピン対パッド解析

HDI 基板解析

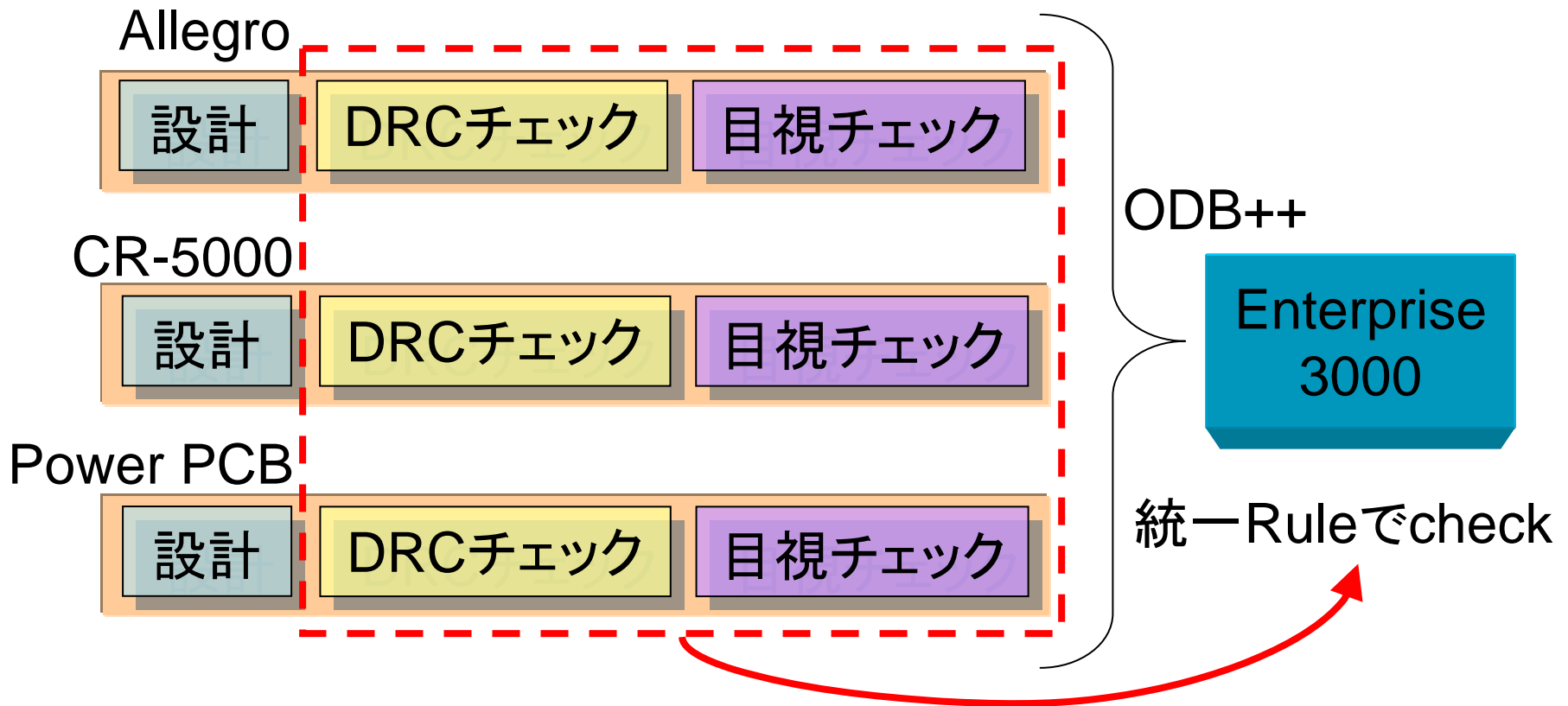
- HDI 製造 ソルダマスク解析
- HDI 製造 信号層解析
- HDIマイクロビア ソルダマスク解析
- HDIマイクロビア 信号層解析
- HDIマイクロビア ドリル解析

シグナルクオリティ解析

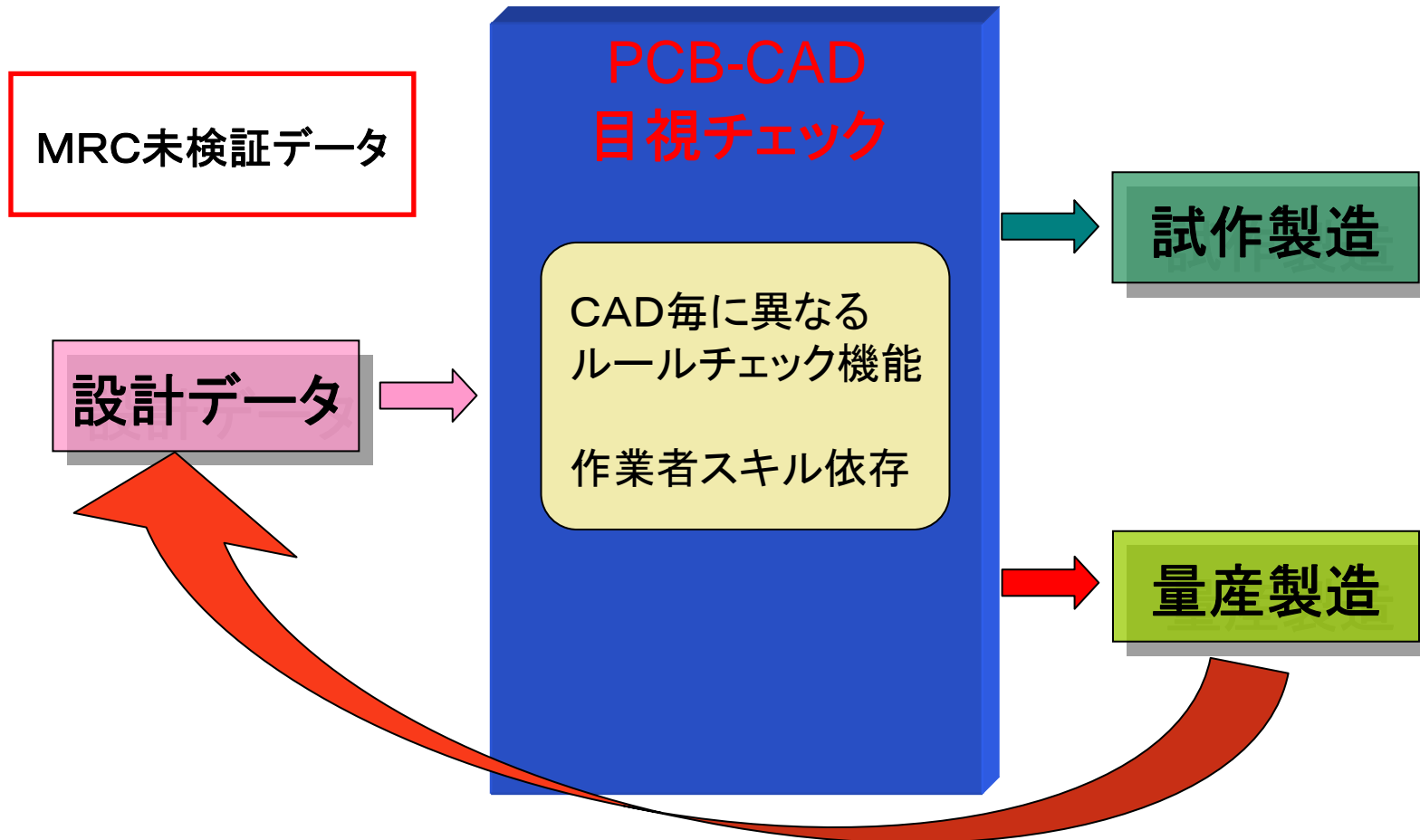
- ネット解析

チェック項目の統一

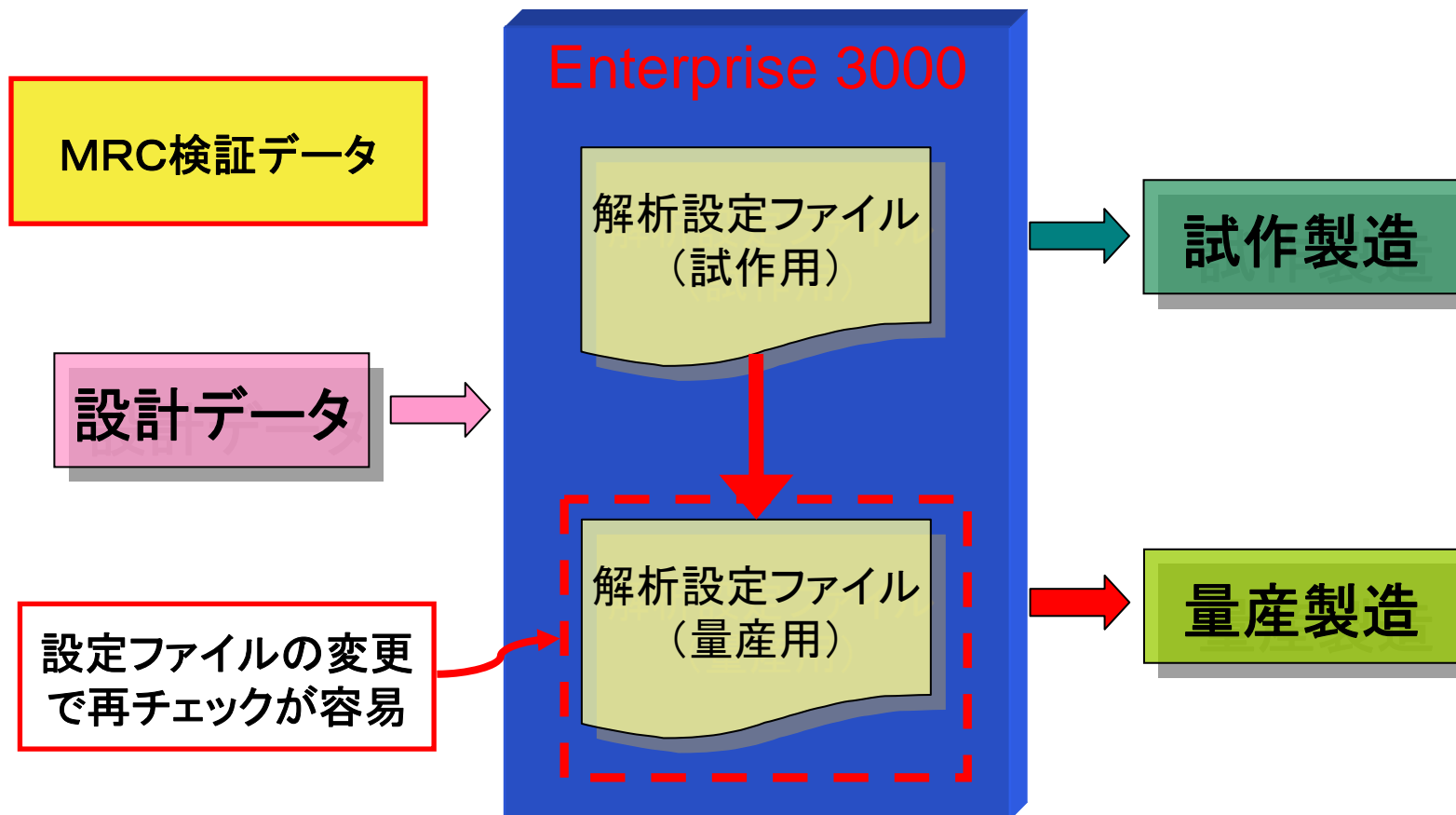
- 様々なCADに対応し一元管理可能



試作⇒量産への移行段階で後戻りが発生



試作⇒量産へのスムーズな移行



運用効果

DFM検証

- ◆ 製造&実装性のルールを一元管理
- ◆ 製造&実装性のシミュレーションにより、試作の回数の削減
- ◆ ルールの統一により、設計品質 & 設計者のスキルが向上
- ◆ 目視時間を軽減させ、チェック漏れを「ゼロ」に

ODB++データ転送

- ◆ 製造 & 実装への情報伝達が簡素化
→ 製造指示書などの作成時間が不要
- ◆ 設計と製造・実装間のキャチボール(問い合わせ)の大幅減少
- ◆ 検図が容易
→ 従来のPDFや図面からODB++ & VUV (ODB++無料閲覧ソフト)
- ◆ シミュレーションしたデータでモノづくりが完結!

DFM検証システムEnterprise3000の導入

- ルールチェックの統一
- 検証により生産データの品質が向上
- 製造段階での後戻りを抑制
- 試作レス、試作削減はTAT短縮を実現
- タイムリーな製品市場投入

**歩留の良いものづくりは、
無駄の削減と生産性が向上し
コストダウンと環境対応を合せて実現する**

プライベートセミナーのご案内

7月27日(月)

パワーインテグリティ対策はここまで出来る!

回路・基板設計者が今すぐ使えるノウハウ&ソリューションセミナー

★ Missouri大学のDr. Jun Fan先生より、ハイスピードPCBにおけるPDN設計の最新技術情報についてのご講演と、回路設計者・基板設計者が活用できるソリューションやその利用のノウハウなどについてご紹介

7月29日(水)

**人とスキルに依存しない、
製造性品質まで意識したPCB設計**

信頼性向上と設計効率化を両立するには

★ PCB設計段階で経験に頼らず製造性品質を意識した設計をおこない、歩留まり向上を実現した実際の運用事例や製品についてのご紹介

サイバネットシステム東京本社(秋葉原)にて開催します
詳細はお手元のご案内をご覧ください